

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-083927

(43)Date of publication of application : 30.03.2001

(51)Int.Cl.

G09G 3/20
G09G 3/36
H04N 3/23
H04N 5/66

(21)Application number : 11-259918

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 14.09.1999

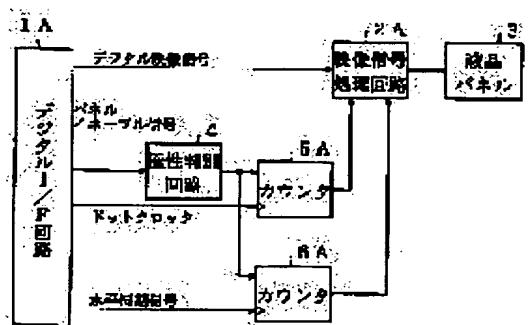
(72)Inventor : OTOME TAKASHI
IWAKURA NORIYUKI

(54) DISPLAY DEVICE AND ITS DRIVING METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To receive a TMDS-transmitted image signal with various resolutions at a suitable display position on a liquid crystal panel.

SOLUTION: A digital I/F circuit 1A decodes an image signal or the like TMDS-transmitted from a signal source, and outputs a digital image signal, a synchronous signal, a panel enable signal, and a dot clock. A polarity determining circuit 4 determines polarity of the panel enable signal, and outputs it with always fixing the polarity. A first counter 5A measures a phase difference in a dot clock unit between a starting edge and a finishing edge of the panel enable signal, and detects a horizontal resolution. A second counter 6A measures duration of the panel enable signal outputted in one vertical period in a horizontal synchronous signal unit, and detects a vertical resolution. An image signal processing circuit 2A performs an optimal image process based on these resolution information.



(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-83927

(P2001-83927A)

(43) 公開日 平成13年3月30日 (2001.3.30)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード ^(参考)
G 09 G 3/20	6 5 0	G 09 G 3/20	6 5 0 A 5 C 0 0 6
3/36		3/36	5 C 0 5 8
H 04 N 3/23		H 04 N 3/23	5 C 0 6 8
5/66		5/66	B 5 C 0 8 0

審査請求 未請求 請求項の数 8 O.L. (全 13 頁)

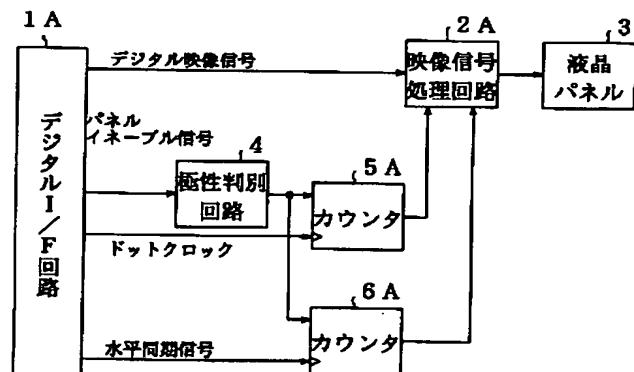
(21) 出願番号 特願平11-259918	(71) 出願人 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22) 出願日 平成11年9月14日 (1999.9.14)	(72) 発明者 大留 孝史 大阪府茨木市松下町1番1号 株式会社松下エーヴィシー・テクノロジー内
	(72) 発明者 岩倉 紀行 大阪府茨木市松下町1番1号 株式会社松下エーヴィシー・テクノロジー内
	(74) 代理人 100084364 弁理士 岡本 宜喜
	最終頁に続く

(54) 【発明の名称】 ディスプレイ装置及びその駆動方法

(57) 【要約】

【課題】 T M D S 伝送される様々な解像度の映像信号を、液晶パネルの適正な表示位置に受像できるようにすること。

【解決手段】 デジタル I / F 回路 1 A は、信号源より T M D S 伝送された映像信号等をデコードし、デジタル映像信号、同期信号、パネルイネーブル信号、ドットクロックを出力する。極性判別回路 4 はパネルイネーブル信号の極性を判別し、極性を常に固定して出力する。第 1 のカウンタ 5 A は、パネルイネーブル信号の開始エッジと終了エッジ間の位相差をドットクロック単位で計測し、水平解像度を検出する。第 2 のカウンタ 6 A は、1 垂直期間に出力されるパネルイネーブル信号の継続時間を水平同期信号の単位で計測し、垂直解像度を検出する。これらの解像度情報を基に、映像信号処理回路 2 A が最適な映像処理を行う。



【特許請求の範囲】

【請求項1】 T M D S 伝送又は L V D S 伝送で映像信号が入力されるディスプレイ装置において、パネルイネーブル信号の開始エッジと終了エッジとの位相差を検出することにより水平解像度情報を取得し、1 垂直期間に入力されるパネルイネーブル信号の継続期間を検出することにより垂直解像度情報を取得し、前記水平及び垂直解像度情報に基づいて入力映像信号の映像信号処理を行い、ドットマトリックスディスプレイパネルに映像を出力するようにしたことを特徴とするディスプレイ装置の駆動方法。

【請求項2】 パーソナルコンピュータを含む信号源より T M D S 伝送又は L V D S 伝送された映像信号をデコードし、デジタル映像信号、水平同期信号、垂直同期信号、パネルイネーブル信号、ドットクロックを夫々出力するデジタル I / F 回路と、

前記デジタル I / F 回路から出力されるパネルイネーブル信号の極性を判別し、極性の固定化されたパネルイネーブル信号を出力する極性判別回路と、

前記極性判別回路から出力されたパネルイネーブル信号の開始エッジと終了エッジとの位相差を、前記デジタル I / F 回路から出力されるドットクロック単位で計測し、計数結果を水平解像度情報として出力する第1のカウンタと、

1 垂直期間に入力され、前記極性判別回路から出力されたパネルイネーブル信号の継続期間を、前記デジタル I / F 回路から出力される水平同期信号単位で計測し、計数結果を垂直解像度情報として出力する第2のカウンタと、

前記デジタル I / F 回路より出力されるデジタル映像信号に対して、前記第1及び第2のカウンタの出力より得られる水平及び垂直解像度情報に基づいて映像信号処理を行い、ドットマトリックスディスプレイパネルに表示用映像信号を与える映像信号処理回路と、を具備することを特徴とするディスプレイ装置。

【請求項3】 T M D S 伝送又は L V D S 伝送で映像信号が入力されるディスプレイ装置において、パネルイネーブル信号の開始エッジと水平同期信号との位相差を検出することにより水平出力位置報を取得し、1 垂直期間におけるパネルイネーブル信号の開始位置と垂直同期信号との位相差を検出することにより垂直出力位置報を取得し、

前記水平及び垂直位置情報に基づいて入力映像信号の映像信号処理を行い、ドットマトリックスディスプレイパネルの最適位置に映像を出力するようにしたことを特徴とするディスプレイ装置の駆動方法。

【請求項4】 パーソナルコンピュータを含む信号源より T M D S 伝送又は L V D S 伝送された映像信号をデコードし、デジタル映像信号、水平同期信号、垂直同期信号、パネルイネーブル信号、ドットクロックを夫々出力

するデジタル I / F 回路と、

前記デジタル I / F 回路から出力されるパネルイネーブル信号の極性を判別し、極性の固定化されたパネルイネーブル信号を出力する極性判別回路と、

前記極性判別回路から出力されたパネルイネーブル信号の開始エッジと前記水平同期信号との位相差を、前記デジタル I / F 回路から出力されるドットクロック単位で計測し、計数結果を水平出力位置情報として出力する第1のカウンタと、

1 垂直期間に入力され前記極性判別回路から出力されたパネルイネーブル信号の開始位置と前記垂直同期信号との位相差を、前記デジタル I / F 回路から出力される水平同期信号単位で計測し、計数結果を垂直出力位置情報として出力する第2のカウンタと、

前記デジタル I / F 回路より出力されるデジタル映像信号に対して、前記第1及び第2のカウンタより得られる水平及び垂直出力位置情報に基づいて映像信号処理を行い、ドットマトリックスディスプレイパネルの所定位置に表示用映像信号を与える映像信号処理回路と、を具備することを特徴とするディスプレイ装置。

【請求項5】 T M D S 伝送又は L V D S 伝送で映像信号が入力されるディスプレイ装置において、

パネルイネーブル信号の開始エッジと終了エッジとの位相差を検出することにより水平解像度情報を取得し、パネルイネーブル信号の開始エッジと水平同期信号との位相差を検出することにより水平出力位置報を取得し、1 垂直期間におけるパネルイネーブル信号の継続期間を検出することにより垂直解像度情報を取得し、

パネルイネーブル信号の開始位置と垂直同期信号との位相差を検出することにより垂直出力位置報を取得し、前記水平及び垂直解像度情報と前記水平及び垂直出力位置情報とに基づいて入力映像信号に映像信号処理を行い、ドットマトリックスディスプレイパネルの最適位置に映像を出力するようにしたことを特徴とするディスプレイ装置の駆動方法。

【請求項6】 パーソナルコンピュータを含む信号源より T M D S 伝送又は L V D S 伝送された映像信号をデコードし、デジタル映像信号、水平同期信号、垂直同期信号、パネルイネーブル信号、ドットクロックを夫々出力するデジタル I / F 回路と、

前記デジタル I / F 回路から出力されるパネルイネーブル信号の極性を判別し、極性の固定化されたパネルイネーブル信号を出力する極性判別回路と、

前記極性判別回路から出力されたパネルイネーブル信号の開始エッジと前記水平同期信号との位相差を、前記デジタル I / F 回路から出力されるドットクロック単位で計測し、計数結果を水平出力位置情報として出力すると共に、前記極性判別回路から出力されたパネルイネーブル信号の開始エッジと終了エッジとの位相差を、前記デジタル I / F 回路から出力されるドットクロック単位で

計測し、計数結果を水平解像度情報として出力する第1のカウンタと、

1垂直期間に入力され前記極性判別回路から出力されたパネルイネーブル信号の開始位置と前記垂直同期信号との位相差を、前記デジタルI/F回路から出力される水平同期信号単位で計測し、計数結果を垂直出力位置情報として出力すると共に、1垂直期間に入力され、前記極性判別回路から出力されたパネルイネーブル信号の継続期間を、前記デジタルI/F回路から出力される水平同期信号単位で計測し、計数結果を垂直解像度情報として出力する第2のカウンタと、

前記デジタルI/F回路より出力されるデジタル映像信号に対して、前記第1及び第2のカウンタより得られる水平及び垂直出力位置情報と水平及び垂直解像度情報に基づいて映像信号処理を行い、ドットマトリックスディスプレイパネルの所定位置に表示用映像信号を与える映像信号処理回路と、を具備することを特徴とするディスプレイ装置。

【請求項7】 T M D S 伝送又は L V D S 伝送で映像信号が入力されるディスプレイ装置において、

パネルイネーブル信号の開始エッジと終了エッジとの位相差を検出することにより水平解像度情報を取得し、パネルイネーブル信号の開始エッジと水平同期信号との位相差を検出することにより水平出力位置報を取得し、1垂直期間におけるパネルイネーブル信号の継続期間を検出することにより垂直解像度情報を取得し、

パネルイネーブル信号の開始位置と垂直同期信号との位相差を検出することにより垂直出力位置報を取得し、前記水平及び垂直解像度情報と前記水平及び垂直出力位置情報を複数回に渡って取得し、

複数回で得られた各水平及び垂直解像度情報と各水平及び垂直出力位置情報とに変化がないとき、入力映像信号が正常に入力されていると判定し、

正常と判定された場合は映像信号処理を行い、ドットマトリックスディスプレイパネルに映像を出力するようにしたことを特徴とするディスプレイ装置の駆動方法。

【請求項8】 パーソナルコンピュータを含む信号源よりT M D S 伝送又はL V D S 伝送された映像信号をデコードし、デジタル映像信号、水平同期信号、垂直同期信号、パネルイネーブル信号、ドットクロックを夫々出力するデジタルI/F回路と、

前記デジタルI/F回路から出力されるパネルイネーブル信号の極性を判別し、極性の固定化されたパネルイネーブル信号を出力する極性判別回路と、

前記極性判別回路から出力されたパネルイネーブル信号の開始エッジと前記水平同期信号との位相差を、前記デジタルI/F回路から出力されるドットクロック単位で計測し、計数結果を水平出力位置情報として出力すると共に、前記極性判別回路から出力されたパネルイネーブル信号の開始エッジと終了エッジとの位相差を、前記デ

ジタルI/F回路から出力されるドットクロック単位で計測し、計数結果を水平解像度情報として出力する第1のカウンタと、

1垂直期間に入力され前記極性判別回路から出力されたパネルイネーブル信号の開始位置と前記垂直同期信号との位相差を、前記デジタルI/F回路から出力される水平同期信号単位で計測し、計数結果を垂直出力位置情報として出力すると共に、1垂直期間に入力され、前記極性判別回路から出力されたパネルイネーブル信号の継続期間を、前記デジタルI/F回路から出力される水平同期信号単位で計測し、計数結果を垂直解像度情報として出力する第2のカウンタと、

複数回で得られた前記水平及び垂直解像度情報と前記水平及び垂直出力位置情報とに変化がないとき、入力映像信号が正常に入力されていると判定する判別部と、

前記判別部で入力映像信号が正常に入力されていると判定されたとき、前記デジタルI/F回路より出力されるデジタル映像信号に対して、前記第1及び第2のカウンタより得られる水平及び垂直出力位置情報と水平及び垂直解像度情報に基づいて映像信号処理を行い、ドットマトリックスディスプレイパネルの所定位置に表示用映像信号を与える映像信号処理回路と、を具備することを特徴とするディスプレイ装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、T M D S 伝送又はL V D S 伝送で映像信号が入力され、映像を表示するディスプレイ装置及びその駆動方法に関するものである。

【0002】

【従来の技術】従来、パーソナルコンピュータ(P C)やワークステーション(W S)等の信号源から映像信号が出力されたとき、アナログ入力のディスプレイ装置における映像の表示位置調整に関する技術の一例が特開平7-219486号公報に記載されている。

【0003】図11は従来のアナログ入力のディスプレイ装置の構成を示すブロック図である。このディスプレイ装置は、映像信号の入力端子41、A/D変換器42、映像信号処理回路43、液晶パネル44、水平同期信号(H D)の入力端子45、垂直同期信号(V D)の入力端子46、同期再生・タイミング発生回路47、液晶駆動回路48、アンド回路50、51、52、53からなる検出手段49、比較手段61を含んで構成される。

【0004】同期再生・タイミング発生回路47は、水平同期信号及び垂直同期信号に基づいて、サンプリングクロックを発生すると共に、画面の非表示期間を示す非表示信号を発生する回路である。同期再生・タイミング発生回路47は、検出手段49から出力される制御信号に伴い、非表示信号のタイミングを変更することができる。比較手段61はコンパレータ62、64と、積分回

路63とからなり、入力された映像信号が一定レベル以上であるか否かを判定する回路である。検出手段49は比較手段61の出力と、同期再生・タイミング発生回路47より出力される非表示信号の位相ずれ量を検出し、同期再生・タイミング発生回路47へ制御信号を出力するものである。

【0005】A/D変換器42は、同期再生・タイミング発生回路47より出力されるサンプリングクロックを用い、入力映像信号をデジタル信号に変換する回路である。映像信号処理回路43はA/D変換器42のデジタル映像信号を処理し、液晶表示パネル44に供給する回路である。液晶駆動回路48は同期再生・タイミング回路47からの信号を用いて、液晶表示パネル44を駆動するためのタイミング信号を作成する回路である。

【0006】このような構成のディスプレイ装置の動作について説明する。同期再生・タイミング発生回路47では、映像信号から分離された水平同期信号(HD)と垂直同期信号(VD)に基づいてサンプリングクロックを生成すると共に、画面の非表示期間を示す非表示信号を発生する。比較手段61が入力映像信号における映像部分を検出すると、検出手段49は検出された映像期間と、同期再生・タイミング発生回路47からの非表示期間との重なる期間を検出し、この検出信号を表示期間変更用制御信号として同期再生・タイミング発生回路47に与える。こうして非表示信号のタイミングを変更することにより、映像の表示期間、即ち画面表示位置を、画面欠けが生じないように液晶パネル44の適切な位置に調整することができる。

【0007】近年、アクティブドットマトリクスディスプレイとして、液晶ディスプレイ装置が急成長している。液晶ディスプレイ装置は、入力されたアナログ映像信号をA/D変換して画像を出力しているが、ディスプレイ装置に映像信号を与えるPCやWSでは、映像信号をデジタルで扱っており、CRTディスプレイ装置に映像信号を出力する際にアナログ信号に変換して出力している。従ってPCやWSの映像信号を液晶ディスプレイ装置に与えるには、PC→D/A変換→アナログ伝送→A/D変換→表示媒体(液晶パネル)と多くの課程を踏むことになる。このような方法では、それぞれの課程で映像信号に劣化が生じる。

【0008】これを受け、液晶などのアクティブマトリクス表示用のI/FをPCに設けるため、米VESA(Video Electronics Standard Association)では、アナログ信号で伝送するのではなく、デジタル映像信号、ドットクロック、同期信号、及びパネルイネーブル信号を伝送する規格が定められた。この規格としてTMDSTransmission方式やLVDS方式がある。

【0009】一般に、液晶ディスプレイ装置に映像信号を与える方式として、前記の規格のものを含めて次の種類がある。

(a) CRT(Cathode Ray Tube)用アナログRGB方式
(b) LVDS(Low Voltage Differential Signaling)方式

(c) LD I(LVDS Display Interface)方式
(d) TMD S(Transition Minimized Differential Signaling)方式

(e) GVI F(Giga-bit Video Interface)方式

【0010】これらの方について簡単に説明する。

(a) のCRT用アナログRGB方式とは、VESA、

10 D SUB 15ピンのコネクタを介して映像信号を入出力させるもので、アメリカ合衆国のVESA規格で定められるモニタ・インターフェイスである。詳細については、「VESA STANDARD VGA PASS-THROUGH CONNECTOR、VS890803」を参照すれば、その内容が明記されている。

【0011】(b) のLVDS方式とは、低電圧振幅差動伝送方式のひとつで、元来、パラレルのデジタル信号をパラレル・シリアル変換し、ノイズに強い低電圧振幅の差動電送を行う方式である。この方式を液晶ディスプレイ装置に対応させるべく、シリアル伝送のペア数を1から3~4に増やし、更にクロック・ペアを追加したものがその後に開発された。

【0012】(c) のLD I方式とは、低電圧振幅差動伝送方式のひとつで、前記のLVDS方式を2回路分を組み合わせ、シリアル伝送のペア数を8としたものである。

【0013】(d) のTMD S方式とは、低電圧振幅差動伝送方式のひとつで、前記のLVDSと基礎的な部分は共通しているが、信号に冗長性を持たせ、伝送線路の前後で符号化、復号化を夫々行い、よりEMI(Electro Magnetic Interference)に強くしていることが特徴である。

【0014】(e) のGVI F方式とは、低電圧振幅差動伝送方式のひとつで、1つのペアのみで信号を高速に伝送する方式である。伝送線として光ファイバーも使用できる。

【0015】これらの規格に合わせて、P&D(P1u g & Display)規格が制定され、PCからTMD S伝送されたデジタル映像信号が液晶パネルに直接入力可能となった。

【0016】

【発明が解決しようとする課題】このような従来のディスプレイ装置においては、水平同期信号又は垂直同期信号を基準に、走査期間中の最初及び最後に現れる映像信号の位置を検出して、ディスプレイにおける表示位置を調整している。このため、映像信号の状態、例えば全黒画面映像などの場合によっては、輝度レベルが0に等しく、映像の表示位置を正確に調整できなくなるという問題が生じていた。

50 【0017】また、VESAによるP&D規格において

も、液晶パネルでは固有の解像度しか表示ができないため、T M D S 伝送される映像信号を出力するディスプレイ装置で、様々な解像度の映像信号に対応することができないという問題があった。

【0018】また、映像信号処理回路で映像信号処理を行った場合、回路遅延が生じるため、入力映像信号と同期信号の関係に差が生じ、入力映像信号から検出した結果が正しく反映できなくなり、適切な映像位置が再現されなくなるという問題もあった。

【0019】また、T M D S 伝送又はL V D S 伝送で映像信号が入力され、その輝度値が実質的に0の場合、外乱の影響により水平同期信号及び垂直同期信号とパネルイネーブル信号が誤って出力されるという問題があった。これでは不正規な信号が液晶パネルに入力されることとなり、液晶パネルの特性劣化につながる恐れがある。

【0020】本発明は、このような従来の問題点に鑑みてなされたものであって、請求項1及び2記載の発明は、T M D S 伝送又はL V D S 伝送で映像信号が入力されるディスプレイ装置において、入力映像信号の解像度を検出することにより、様々な解像度をもつ映像信号を入力して、ドットマトリックスディスプレイパネルに画像を表示可能にすることを目的とする。

【0021】また請求項3及び4記載の発明は、T M D S 伝送又はL V D S 伝送で映像信号が入力されるディスプレイ装置において、映像信号の状態によらず、最適な表示位置でドットマトリックスディスプレイパネルに画像を表示可能にすることを目的とする。

【0022】また請求項5及び6記載の発明は、T M D S 伝送又はL V D S 伝送で映像信号が入力されるディスプレイ装置において、入力映像信号の解像度を検出することにより、様々な解像度の映像信号を入力可能にし、且つ映像信号の状態によらず、最適な表示位置でドットマトリックスディスプレイパネルに画像を表示可能にすることを目的とする。

【0023】また請求項7及び8記載の発明は、T M D S 伝送又はL V D S 伝送で映像信号が入力されるディスプレイ装置において、入力映像信号の解像度を検出することにより、様々な解像度の映像信号を入力可能にし、且つ映像信号の状態によらず、最適な表示位置で表示可能にすると共に、不正規な映像信号に対してはディスプレイパネルの誤動作と劣化を防止することを目的とする。

【0024】

【課題を解決するための手段】本願の請求項1の発明は、T M D S 伝送又はL V D S 伝送で映像信号が入力されるディスプレイ装置において、パネルイネーブル信号の開始エッジと終了エッジとの位相差を検出することにより水平解像度情報を取得し、1垂直期間に入力されるパネルイネーブル信号の継続期間を検出することにより

垂直解像度情報を取得し、前記水平及び垂直解像度情報に基づいて入力映像信号の映像信号処理を行い、ドットマトリックスディスプレイパネルに映像を出力するようにしたことを特徴とするものである。

【0025】本願の請求項2の発明は、パーソナルコンピュータを含む信号源よりT M D S 伝送又はL V D S 伝送された映像信号をデコードし、デジタル映像信号、水平同期信号、垂直同期信号、パネルイネーブル信号、ドットクロックを夫々出力するデジタルI/F回路と、前記デジタルI/F回路から出力されるパネルイネーブル信号の極性を判別し、極性の固定化されたパネルイネーブル信号を出力する極性判別回路と、前記極性判別回路から出力されたパネルイネーブル信号の開始エッジと終了エッジとの位相差を、前記デジタルI/F回路から出力されるドットクロック単位で計測し、計数結果を水平解像度情報として出力する第1のカウンタと、1垂直期間に入力され、前記極性判別回路から出力されたパネルイネーブル信号の継続期間を、前記デジタルI/F回路から出力される水平同期信号単位で計測し、計数結果を

20 垂直解像度情報として出力する第2のカウンタと、前記デジタルI/F回路より出力されるデジタル映像信号に対して、前記第1及び第2のカウンタの出力より得られる水平及び垂直解像度情報に基づいて映像信号処理を行い、ドットマトリックスディスプレイパネルに表示用映像信号を与える映像信号処理回路と、を具備することを特徴とするものである。

【0026】本願の請求項3の発明は、T M D S 伝送又はL V D S 伝送で映像信号が入力されるディスプレイ装置において、パネルイネーブル信号の開始エッジと水平同期信号との位相差を検出することにより水平出力位置報を取得し、1垂直期間におけるパネルイネーブル信号の開始位置と垂直同期信号との位相差を検出することにより垂直出力位置報を取得し、前記水平及び垂直位置情報に基づいて入力映像信号の映像信号処理を行い、ドットマトリックスディスプレイパネルの最適位置に映像を出力するようにしたことを特徴とするものである。

【0027】本願の請求項4の発明は、パーソナルコンピュータを含む信号源よりT M D S 伝送又はL V D S 伝送された映像信号をデコードし、デジタル映像信号、水平同期信号、垂直同期信号、パネルイネーブル信号、ドットクロックを夫々出力するデジタルI/F回路と、前記デジタルI/F回路から出力されるパネルイネーブル信号の極性を判別し、極性の固定化されたパネルイネーブル信号を出力する極性判別回路と、前記極性判別回路から出力されたパネルイネーブル信号の開始エッジと前記水平同期信号との位相差を、前記デジタルI/F回路から出力されるドットクロック単位で計測し、計数結果を水平出力位置情報として出力する第1のカウンタと、1垂直期間に入力され前記極性判別回路から出力されたパネルイネーブル信号の開始位置と前記垂直同期信号と

の位相差を、前記デジタルI/F回路から出力される水平同期信号単位で計測し、計数結果を垂直出力位置情報として出力する第2のカウンタと、前記デジタルI/F回路より出力されるデジタル映像信号に対して、前記第1及び第2のカウンタより得られる水平及び垂直出力位置情報に基づいて映像信号処理を行い、ドットマトリックスディスプレイパネルの所定位置に表示用映像信号を与える映像信号処理回路と、を具備することを特徴とするものである。

【0028】本願の請求項5の発明は、T M D S 伝送又はL V D S 伝送で映像信号が入力されるディスプレイ装置において、パネルイネーブル信号の開始エッジと終了エッジとの位相差を検出すことにより水平解像度情報を取得し、パネルイネーブル信号の開始エッジと水平同期信号との位相差を検出すことにより水平出力位置報を取得し、1垂直期間におけるパネルイネーブル信号の継続期間を検出すことにより垂直解像度情報を取得し、パネルイネーブル信号の開始位置と垂直同期信号との位相差を検出すことにより垂直出力位置報を取得し、前記水平及び垂直解像度情報と前記水平及び垂直出力位置情報に基づいて入力映像信号に映像信号処理を行い、ドットマトリックスディスプレイパネルの最適位置に映像を出力するようにしたことを特徴とするものである。

【0029】本願の請求項6の発明は、パーソナルコンピュータを含む信号源よりT M D S 伝送又はL V D S 伝送された映像信号をデコードし、デジタル映像信号、水平同期信号、垂直同期信号、パネルイネーブル信号、ドットクロックを夫々出力するデジタルI/F回路と、前記デジタルI/F回路から出力されるパネルイネーブル信号の極性を判別し、極性の固定化されたパネルイネーブル信号を出力する極性判別回路と、前記極性判別回路から出力されたパネルイネーブル信号の開始エッジと前記水平同期信号との位相差を、前記デジタルI/F回路から出力されるドットクロック単位で計測し、計数結果を水平出力位置情報として出力すると共に、前記極性判別回路から出力されたパネルイネーブル信号の開始エッジと終了エッジとの位相差を、前記デジタルI/F回路から出力されるドットクロック単位で計測し、計数結果を水平解像度情報として出力する第1のカウンタと、1垂直期間に入力され前記極性判別回路から出力されたパネルイネーブル信号の開始位置と前記垂直同期信号との位相差を、前記デジタルI/F回路から出力される水平同期信号単位で計測し、計数結果を垂直出力位置情報として出力すると共に、1垂直期間に入力され、前記極性判別回路から出力されたパネルイネーブル信号の継続期間を、前記デジタルI/F回路から出力される水平同期信号単位で計測し、計数結果を垂直解像度情報として出力する第2のカウンタと、前記デジタルI/F回路より出力されるデジタル映像信号に対して、前記第1及び第

2のカウンタより得られる水平及び垂直出力位置情報と水平及び垂直解像度情報とに基づいて映像信号処理を行い、ドットマトリックスディスプレイパネルの所定位置に表示用映像信号を与える映像信号処理回路と、を具備することを特徴とするものである。

【0030】本願の請求項7の発明は、T M D S 伝送又はL V D S 伝送で映像信号が入力されるディスプレイ装置において、パネルイネーブル信号の開始エッジと終了エッジとの位相差を検出すことにより水平解像度情報を取得し、パネルイネーブル信号の開始エッジと水平同期信号との位相差を検出すことにより水平出力位置報を取得し、1垂直期間におけるパネルイネーブル信号の継続期間を検出すことにより垂直解像度情報を取得し、パネルイネーブル信号の開始位置と垂直同期信号との位相差を検出すことにより垂直出力位置報を取得し、前記水平及び垂直解像度情報と前記水平及び垂直出力位置情報を複数回に渡って取得し、複数回で得られた各水平及び垂直解像度情報と各水平及び垂直出力位置情報とに変化がないとき、入力映像信号が正常に入力されていると判定し、正常と判定された場合は映像信号処理を行い、ドットマトリックスディスプレイパネルに映像を出力するようにしたことを特徴とするものである。

【0031】本願の請求項8の発明は、パーソナルコンピュータを含む信号源よりT M D S 伝送又はL V D S 伝送された映像信号をデコードし、デジタル映像信号、水平同期信号、垂直同期信号、パネルイネーブル信号、ドットクロックを夫々出力するデジタルI/F回路と、前記デジタルI/F回路から出力されるパネルイネーブル信号の極性を判別し、極性の固定化されたパネルイネーブル信号を出力する極性判別回路と、前記極性判別回路から出力されたパネルイネーブル信号の開始エッジと前記水平同期信号との位相差を、前記デジタルI/F回路から出力されるドットクロック単位で計測し、計数結果を水平出力位置情報として出力すると共に、前記極性判別回路から出力されたパネルイネーブル信号の開始エッジと終了エッジとの位相差を、前記デジタルI/F回路から出力されるドットクロック単位で計測し、計数結果を水平解像度情報として出力する第1のカウンタと、1垂直期間に入力され前記極性判別回路から出力されたパネルイネーブル信号の開始位置と前記垂直同期信号との位相差を、前記デジタルI/F回路から出力される水平同期信号単位で計測し、計数結果を垂直出力位置情報として出力すると共に、1垂直期間に入力され、前記極性判別回路から出力されたパネルイネーブル信号の継続期間を、前記デジタルI/F回路から出力される水平同期信号単位で計測し、計数結果を垂直解像度情報として出力する第2のカウンタと、複数回で得られた前記水平及び垂直解像度情報と前記水平及び垂直出力位置情報とに変化がないとき、入力映像信号が正常に入力されていると判定する判別部と、前記判別部で入力映像信号が正常

に入力されると判定されたとき、前記デジタルI／F回路より出力されるデジタル映像信号に対して、前記第1及び第2のカウンタより得られる水平及び垂直出力位置情報と水平及び垂直解像度情報に基づいて映像信号処理を行い、ドットマトリックスディスプレイパネルの所定位置に表示用映像信号を与える映像信号処理回路と、を具備することを特徴とするものである。

【0032】

【発明の実施の形態】（実施の形態1）本発明の実施の形態1におけるディスプレイ装置及びその駆動方法について、図面を参照しつつ説明する。図1は実施の形態1におけるディスプレイ装置の主要部の構成を示すブロック図である。このディスプレイ装置は、デジタルI／F回路1A、映像信号処理回路2A、液晶パネル3、極性判別回路4、第1のカウンタ5A、第2のカウンタ6Aを含んで構成される。

【0033】デジタルI／F回路1Aは、PCやWPSなどの信号源よりTMD S伝送又はL V D S伝送された映像信号等をデコードし、デジタル映像信号、同期信号、パネルイネーブル信号、ドットクロックを出力する回路である。極性判別回路4はデジタルI／F回路1Aから出力されるパネルイネーブル信号の極性を判別し、極性を常に固定して出力する回路である。第1のカウンタ5Aは、極性判別回路4により極性が固定されたパネルイネーブル信号を入力し、パネルイネーブル信号の開始エッジと終了エッジ間の位相差（パルス幅）を、デジタルI／F回路1Aから出力されるドットクロック単位で計測するカウンタである。第1のカウンタ5Aの出力は、水平解像度情報として映像信号処理回路2Aに与えられる。

【0034】第2のカウンタ6Aは、極性判別回路4により極性が固定されたパネルイネーブル信号を1垂直期間分入力し、最初のパネルイネーブル信号の先頭エッジと、最後のパネルイネーブル信号の後部エッジと位相差、即ちパネルイネーブル信号の継続時間を、デジタルI／F回路1Aから出力される水平同期信号単位で計測するカウンタである。第2のカウンタ6Aの出力は、垂直解像度情報として映像信号処理回路2Aに与えられる。

【0035】映像信号処理回路2AはデジタルI／F回路1Aより出力されるデジタル映像信号を、第1のカウンタ5A及び第2のカウンタ6Aより得られる解像度情報に基づいて、液晶パネル3の表示用映像信号となるよう信号処理を行う回路である。液晶パネル3は映像信号処理回路2Aより出力される映像信号を液晶マトリックスを用いて表示するドットマトリックスディスプレイパネルである。

【0036】上記の構成のディスプレイ装置の動作について、第1のカウンタ5A及び第2のカウンタ6Aを中心にして説明する。図2は第1のカウンタ5Aの動作を

示すタイミング図である。図2(a)は極性判別回路4から出力されるパネルイネーブル信号であり、出力極性として本例では正極性として1水平期間を示している。このパネルイネーブル信号がHである期間が映像の有効水平表示期間Aである。第1のカウンタ5Aは図2

(b)に示すドットクロックを有効水平表示期間Aで計数し、その計数値を水平解像度情報として出力する。

【0037】また、図3は第2のカウンタ6Aの動作を示すタイミング図である。図3(a)のパネルイネーブル信号は、極性判別回路4から1垂直期間に出力される状態を示している。本例ではパネルイネーブル信号が所定個継続される期間が有効垂直表示期間であり、このパネルイネーブル信号がHとなる期間の集合が有効表示期間Bである。第2のカウンタ6Aはこの期間Bの水平同期信号の数を計数し、計数値を垂直解像度情報として出力する。

【0038】このようにして得られた水平及び垂直解像度情報に基づいて、映像信号処理回路2Aが種々の解像度を持つ入力デジタル映像信号に対して最適な解像度変換を行い、液晶パネル3で表示可能な表示用映像信号に変換する。この結果、様々な解像度を持った映像信号が入力可能となる。

【0039】（実施の形態2）次に、本発明の実施の形態2におけるディスプレイ装置及びその駆動方法について説明する。図4は実施の形態2におけるディスプレイ装置の主要部の構成を示すブロック図である。尚、実施の形態1と同一部分は同一の符号を付け、詳細な説明は省略する。このディスプレイ装置は、デジタルI／F回路1B、映像信号処理回路2B、液晶パネル3、極性判別回路4、第1のカウンタ5B、第2のカウンタ6Bを含んで構成される。

【0040】デジタルI／F回路1Bは、信号源よりTMD S伝送又はL V D S伝送された映像信号等をデコードし、デジタル映像信号、水平同期信号、垂直同期信号、パネルイネーブル信号、ドットクロックを出力する回路である。極性判別回路4はデジタルI／F回路1Bから出力されるパネルイネーブル信号の極性を判別し、極性を常に固定して出力する回路である。第1のカウンタ5Bは、極性判別回路4により極性が固定されたパネルイネーブル信号と、水平同期信号とを入力し、水平同期信号の入力時点からパネルイネーブル信号の開始エッジまでの位相差（時間遅れ）を、デジタルI／F回路1Bから出力されるドットクロック単位で計測するカウンタである。第1のカウンタ5Bの出力は、画像の水平出力位置情報として映像信号処理回路2Bに与えられる。

【0041】第2のカウンタ6Bは、極性判別回路4により極性が固定されたパネルイネーブル信号を1垂直期間分入力すると共に、垂直同期信号を入力し、垂直同期信号の入力時点とパネルイネーブル信号の開始位置との位相差を、デジタルI／F回路1Bから出力される水平

同期信号単位で計測するカウンタである。第2のカウンタ6Bの出力は、画像の垂直出力位置情報として映像信号処理回路2Bに与えられる。

【0042】映像信号処理回路2Bは、デジタルI/F回路1Bより出力されるデジタル映像信号を、第1のカウンタ5A及び第2のカウンタ6Aより得られる位置情報に基づいて、液晶パネル3の最適な位置に映像信号が¹⁰出力されるよう、表示用映像信号に変換する回路である。液晶パネル3は映像信号処理回路2Bより出力される映像信号を表示するドットマトリックスディスプレイパネルである。

【0043】上記の構成のディスプレイ装置の動作について、第1のカウンタ5B及び第2のカウンタ6Bを中心にして説明する。図5は第1のカウンタ5Bの動作を示すタイミング図である。図5(a)は極性判別回路4から出力されるパネルイネーブル信号であり、本例では正極性として1水平期間とその前の期間を示している。このパネルイネーブル信号がHである期間が映像の有効表示期間である。図5(b)はデジタルI/F回路1Bより出力される水平同期信号であり、パネルイネーブル信号の先頭エッジより期間Cだけ先に出力される。第1のカウンタ5Bは図5(c)に示すドットクロックを期間Cで計数し、その計数値を水平出力位置情報として出力する。

【0044】また、図6は第2のカウンタ6Bの動作を示すタイミング図である。図6(a)のパネルイネーブル信号は、極性判別回路4から1垂直期間に出力される状態を示している。本例では正極性となる期間の集合が有効垂直表示期間である。図6(b)はデジタルI/F回路1Bより出力される垂直同期信号であり、最初のパネルイネーブル信号の先頭エッジより期間Dだけ先に出力される。第2のカウンタ6Bは、図6(c)に示すように期間Dに存在する水平同期信号の数を計数し、計数値を垂直出力位置情報として出力する。

【0045】こうして水平同期信号を基準に水平有効映像信号の開始点のタイミングが得られ、垂直同期信号を基準に、垂直有効映像信号の開始点のタイミングが得られる。このようにして得られた水平出力位置情報及び垂直出力位置情報に基づいて、映像信号処理回路2Bは液晶パネル3での表示位置において、画面欠けのないよう信号処理を行う。この結果、映像信号の状態によらずに、画面欠けのない最適な表示位置の自動調整を行うことができる。

【0046】(実施の形態3) 次に本発明の実施の形態3におけるディスプレイ装置及びその駆動方法について説明する。図7は実施の形態3におけるディスプレイ装置の主要部の構成を示すブロック図である。本実施の形態では、デジタルI/F回路1C、映像信号処理回路2C、第1のカウンタ5C、第2のカウンタ6Cの機能が実施の形態2に示すものと異なる。

【0047】デジタルI/F回路1Cは、信号源よりTMDS伝送又はLVDIS伝送された映像信号等をデコードし、デジタル映像信号、水平同期信号、垂直同期信号、パネルイネーブル信号、ドットクロックを出力する回路である。極性判別回路4はデジタルI/F回路1Cから出力されるパネルイネーブル信号の極性を判別し、極性を常に固定して出力する回路である。第1のカウンタ5Cは、極性判別回路4により極性が固定されたパネルイネーブル信号と、水平同期信号とを入力し、水平同期信号の入力時点からパネルイネーブル信号の開始エッジまでの位相差(期間Cのクロック数)、パネルイネーブル信号の1水平期間A、及び水平同期信号の繰り返し周期を、デジタルI/F回路1Cから出力されるドットクロック単位で夫々計測するカウンタである。第1のカウンタ5Cの出力は、画像の水平出力位置情報、水平解像度情報、及び水平ドット数情報として映像信号処理回路2Cに与えられる。

【0048】第2のカウンタ6Cは、極性判別回路4により極性が固定されたパネルイネーブル信号を1垂直期間分入力すると共に、垂直同期信号を入力し、垂直同期信号の入力時点とパネルイネーブル信号の開始位置との位相差、パネルイネーブル信号の1垂直期間B、及び垂直同期信号の繰り返し周期を、デジタルI/F回路1Bから出力される水平同期信号単位で計測するカウンタである。第2のカウンタ6Cの出力は、画像の垂直出力位置情報、垂直解像度情報、垂直ドット数情報として映像信号処理回路2Cに与えられる。

【0049】映像信号処理回路2CはデジタルI/F回路1Cより出力されるデジタル映像信号を、第1のカウンタ5C及び第2のカウンタ6Cより得られる水平及び垂直出力位置情報、水平及び垂直解像度情報、水平及び垂直ドット数情報に基づいて、液晶パネル3の最適な位置に映像信号が出力されるよう信号処理を行う回路である。また映像信号処理回路2Cは、信号処理に伴う遅延時間をデジタルI/F回路1Cに通知する。液晶パネル3は映像信号処理回路2Bより出力される映像信号を表示するドットマトリックスディスプレイパネルである。

【0050】上記の構成のディスプレイ装置の動作について、第1のカウンタ5C及び第2のカウンタ6Cを中心にして説明する。図8は第1のカウンタ5Cの一部の動作を示すタイミング図である。図8(a)は極性判別回路4から出力される正極性のパネルイネーブル信号であり、1周期以上の期間について示している。図8

(b)はデジタルI/F回路1Cより出力される水平同期信号であり、期間Eで示す繰り返し周期を有している。第1のカウンタ5Cは図8(c)に示すドットクロックを期間Eで計数し、その計数値N_E(CLK)を液晶パネル3の水平ドット数情報として出力する。この計数値N_E(CLK)は、映像信号処理回路2Cでの信号処理に大きな遅延を伴うとき、デジタルI/F回路1C

がパネルイネーブル信号を出力する際に、その出力タイミングを調整する情報の一部として用いられる。

【0051】図9は第2のカウンタ6Cの動作を示すタイミング図である。図9(a)のパネルイネーブル信号は、極性判別回路4から1垂直期間に出力される状態を示している。図9(b)はデジタルI/F回路1Cより出力される垂直同期信号であり、その繰り返し周期はFである。第2のカウンタ6Cは、図9(b)の期間Fに存在する水平同期信号の数を計数し、計数値を液晶パネル3の垂直ドット数情報として出力する。

【0052】映像信号処理回路2Cで画質改善を行ったり、 FIFO等を用いてメモリ演算などの信号処理を行った場合に遅延が生じる。第1のカウンタ5Cは、各所望値のプリセットカウンタとして用いることができるが、計数上限値は N_E である。従って、映像信号処理回路2Cから出力される映像信号が、水平同期信号の範囲を跨いで遅延するような場合には、その遅延時間が計数値 N_E (CLK)を越えてしまう。

【0053】例えば、映像信号処理回路2Cでの遅延時間が $1/2N_E$ (CLK)とし、入力映像信号の水平解像度が $2/3N_E$ (CLK)とし、水平同期信号に対する水平出力位置を $1/6N_E$ (CLK)とする。この場合、デジタルI/F回路1Cが出力するパネルイネーブル信号の開始位置を、 $1/6N_E + 1/2N_E = 4/6N_E$ (CLK)に設定し、パネルイネーブル信号の終了位置を、 $1/6N_E + 1/2N_E + 2/3N_E = 8/6N_E$ (CLK)に設定しなければならない。これではパネルイネーブル信号の終了位置が第1のカウンタ5Cの計数範囲である N_E を越えてしまう。この場合、第1のカウンタ5Cにおいて、ある周期のパネルイネーブル信号の開始位置を $4/6N_E$ (CLK)とし、パネルイネーブル信号の終了位置を次の周期のタイミングにおいて、 $8/6N_E - (N_E + 1) = 1/3N_E - 1$ (CLK)に再設定すれば、上記の問題を解決できる。こうすると、映像信号処理回路2Cでの遅延時間に係わらず、液晶パネル3での画像が画面欠けの無い最適な表示位置に出力されることになる。また映像信号の状態によらず、表示位置を自動調整することができ、様々な解像度をもつ信号入力があった場合でも、入力解像度と異なる解像度を有するドットマトリックスディスプレイパネルに、画像を表示することができる。

【0054】(実施の形態4) 次に本発明の実施の形態4におけるディスプレイ装置及びその駆動方法について説明する。図10は実施の形態4におけるディスプレイ装置の主要部の構成を示すブロック図である。本実施の形態では、実施の形態3のディスプレイ装置の構成要素に加えて、判別部7を設けたことが特徴である。判別部7と映像信号処理回路2D以外については図7に示すものと同一であるため、詳細な説明を省略する。

【0055】デジタルI/F回路1Cは、信号源よりT 50

MD S伝送又はLVDS伝送された映像信号等をデコードし、デジタル映像信号、水平同期信号、垂直同期信号、パネルイネーブル信号、ドットクロックを出力する回路である。極性判別回路4は極性の固定されたパネルイネーブル信号を出力する回路である。第1のカウンタ5Cは、パネルイネーブル信号と水平同期信号とを入力し、水平同期信号の入力時点からパネルイネーブル信号の開始エッジまでの期間C、及びパネルイネーブル信号の1水平出力期間A、及び水平同期信号の繰り返し周期Eを、夫々ドットクロック単位で計測するカウンタである。第1のカウンタ5Cの出力は、画像の水平出力位置情報、水平解像度情報、及び水平ドット数情報として映像信号処理回路2Dに与えられる。

【0056】第2のカウンタ6Cは、パネルイネーブル信号を1垂直期間分入力する共に、垂直同期信号を入力し、垂直同期信号の入力時点と最初のパネルイネーブル信号の先頭エッジとの期間D、パネルイネーブル信号の1垂直出力期間B、及び垂直同期信号の繰り返し周期Fを、水平同期信号単位で計測するカウンタである。第2のカウンタ6Cの出力は、画像の垂直出力位置情報、垂直解像度情報、垂直ドット数情報として映像信号処理回路2Dに与えられる。

【0057】判別部7は複数回の第1のカウンタ5Cの計数結果と第2のカウンタ6Cの計数結果とに基づいて、水平同期信号及び垂直同期信号が正しく入力されているか、即ち入力映像信号が正常に入力されているか否かを判別するものである。映像信号処理回路2Dは、デジタルI/F回路1Cより出力されるデジタル映像信号を、第1のカウンタ5C及び第2のカウンタ6Cより得られる出力位置情報、解像度情報、ドット数情報、及び判別部7の判定結果に基づいて、液晶パネル3に対して最適な信号処理を行う回路である。液晶パネル3は映像信号処理回路2Dより出力される映像信号を表示するドットマトリックスディスプレイパネルである。

【0058】本実施の形態の動作説明として、判別部7を中心に説明する。図5に示す期間C、図6に示す期間D、図8に示す期間E、図9に示す期間Fにおいて夫々得られたドットクロック数の情報は、映像の位置情報と同期信号を基準として計数された値である。これらは入力信号が同一(同一周期性)のものであれば、複数回の入力に際しても常に一定値を保ち続ける。しかし、無信号入力の場合や入力映像信号の規格が刻々変わる場合には、これらの情報が変化する。特に無信号の場合、TMSによる高周波伝送のため、伝送経路での外乱に影響を受けると、誤った同期信号、パネルイネーブル信号、ドットクロックが夫々発生してしまう。その際には正しい出力位置情報と同期信号を受けることができない。

【0059】そこで、判別部7は複数回の映像の出力位置情報と同期信号を取得し、常に一定で正しい映像信号が入力されていることを判定した場合、映像信号処理部

2Dに前述した実施の形態の映像信号処理を行うための指示を伝える。即ち不正規な信号が入力されているとき、又は無信号には判別部7が映像信号処理部2Dに対して電源のOFFや液晶パネル3のミュートなどの保護機能を働かせる。この結果、画面欠けのない、最適な表示位置に映像信号を出力するだけではなく、入力映像信号が不正規ならば、液晶パネル3の劣化を未然に防止することもできる。

【0060】

【発明の効果】以上のように、請求項1及び2記載の発明によれば、TMD S伝送又はL V D S伝送で映像信号が入力されるディスプレイ装置において、パネルイネーブル信号の開始エッジと終了エッジの位相差を検出することにより、入力映像信号の解像度情報が得られる。このため、様々な解像度をもつ信号入力があった場合でも、得られた解像度情報に基づいて解像度変換など映像信号処理を行い、ドットマトリックスディスプレイパネルに画像を表示することができる。

【0061】また、請求項3及び4記載の発明によれば、TMD S伝送又はL V D S伝送で映像信号が入力されるディスプレイ装置において、パネルイネーブル信号と垂直同期信号及び水平同期信号との位相差を検出することにより、入力映像信号の出力位置情報が得られる。このため、様々な信号入力があった場合でも画像の出力位置情報に基づいて、画面欠けのない最適な映像を表示することができる。また入力映像信号の状態によらず、表示位置を自動調整することができる。

【0062】また、請求項5及び6記載の発明によれば、TMD S伝送又はL V D S伝送で映像信号が入力されるディスプレイ装置において、パネルイネーブル信号の開始エッジと終了エッジとの位相差を検出し、またパネルイネーブル信号と垂直同期信号及び水平同期信号との位相差を検出することにより、入力映像信号の解像度情報と有効映像領域の位置情報が得られる。このため、様々な信号入力があった場合でも、有効映像領域の位置情報に基づいて、画面欠けのない最適な映像を表示することができる。また映像信号の状態によらず、表示位置を自動調整することができ、様々な解像度をもつ信号入力があった場合でも、入力解像度と異なる解像度を有するドットマトリックスディスプレイパネルに、画像を表示することができる。

* 【0063】また、請求項7及び8記載の発明によれば、TMD S伝送又はL V D S伝送で映像信号が入力されるディスプレイ装置において、入力映像信号の解像度情報と有効映像領域の位置情報を複数回検出することにより、入力映像信号が正常に入力されているか否かを判定することができる。特に無信号時（輝度値が0の場合）には、液晶パネルをミュート状態にすることにより、液晶パネルの誤動作や劣化を未然に防止することができる。

10 【図面の簡単な説明】

【図1】本発明の実施の形態1におけるディスプレイ装置の構成を示すブロック図である。

【図2】実施の形態1によるディスプレイ装置において、第1のカウンタの動作を示すタイミング図である。

【図3】実施の形態1によるディスプレイ装置において、第2のカウンタの動作を示すタイミング図である。

【図4】本発明の実施の形態2におけるディスプレイ装置の構成を示すブロック図である。

【図5】実施の形態2によるディスプレイ装置において、第1のカウンタの動作を示すタイミング図である。

【図6】実施の形態2によるディスプレイ装置において、第2のカウンタの動作を示すタイミング図である。

【図7】本発明の実施の形態3におけるディスプレイ装置の構成を示すブロック図である。

【図8】実施の形態3によるディスプレイ装置において、第1のカウンタの動作を示すタイミング図である。

【図9】実施の形態3によるディスプレイ装置において、第2のカウンタの動作を示すタイミング図である。

【図10】本発明の実施の形態4におけるディスプレイ装置の構成を示すブロック図である。

【図11】従来のディスプレイ装置の構成例を示すブロック図である。

【符号の説明】

1 A, 1 B, 1 C デジタルI/F回路

2 A, 2 B, 2 C, 2 D 映像信号処理回路

3 液晶パネル

4 極性判別回路

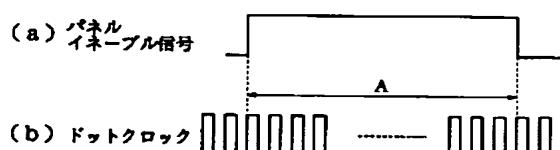
5 A, 5 B, 5 C 第1のカウンタ

6 A, 6 B, 6 C 第2のカウンタ

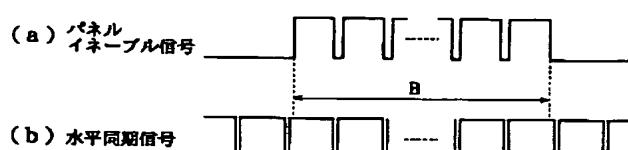
7 判別部

*

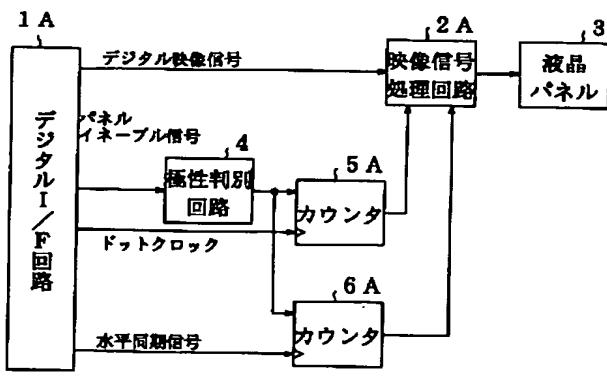
【図2】



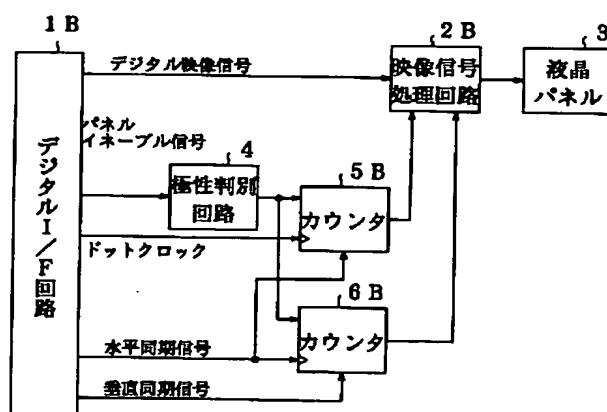
【図3】



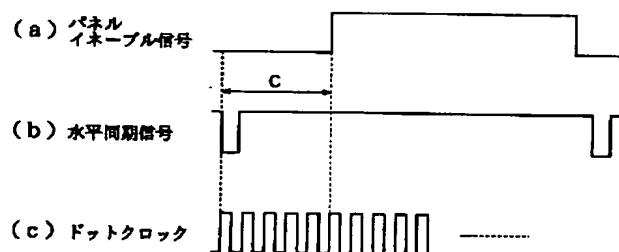
【図1】



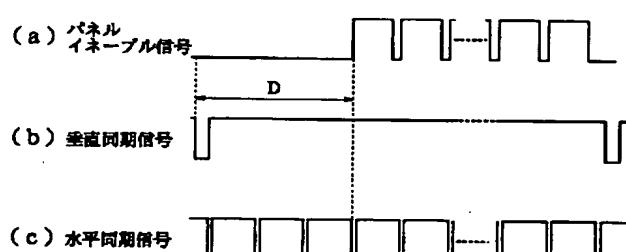
【図4】



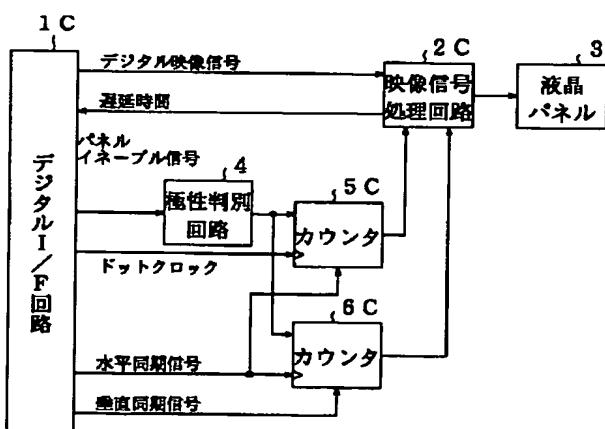
【図5】



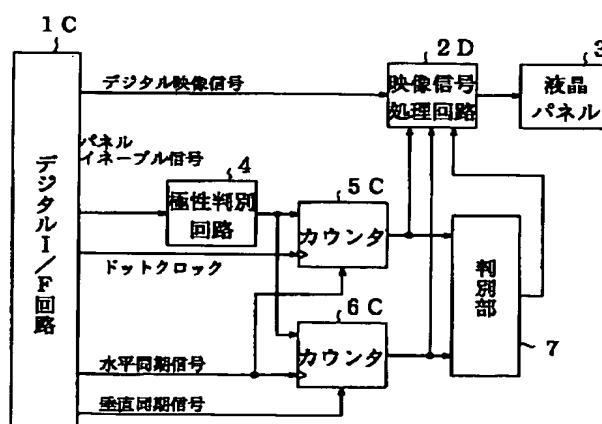
【図6】



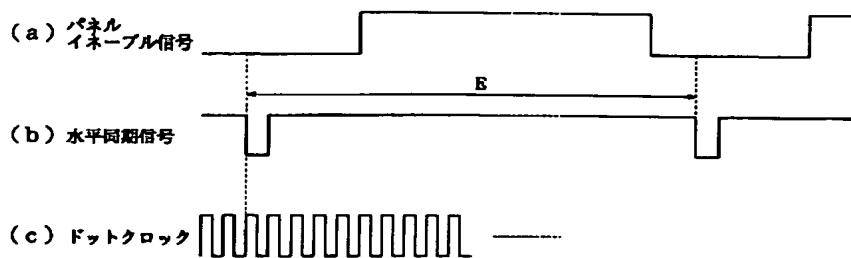
【図7】



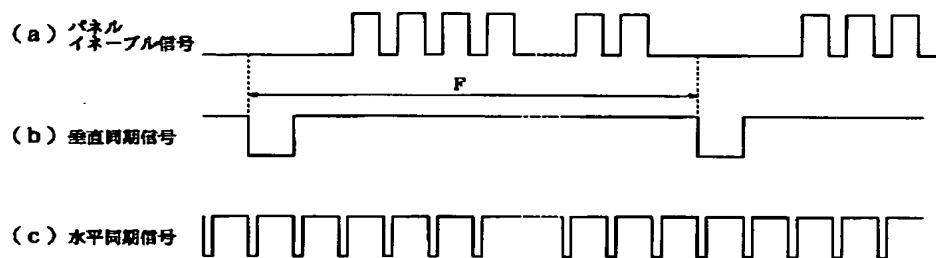
【図10】



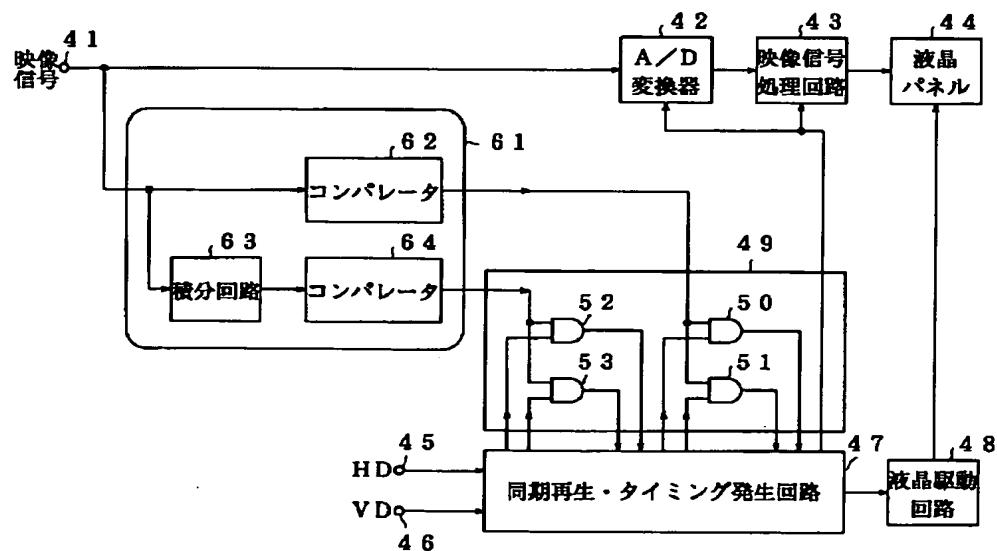
【図8】



【図9】



【図11】



フロントページの続き

F ターム(参考) 5C006 AA02 AA03 AA11 AA22 AB01
AC24 AF34 AF47 BB11 BC16
FA08 FA16
5C058 AA07 AA08 BA01 BA25 BB04
5C068 AA18 HA03 HB12 HB13 LA01
MA05
5C080 AA10 BB05 CC03 DD13 EE29
EE30 FF09 GG02 JJ02 JJ04